

INTRODUCCIÓN

La tomografía por impedancia eléctrica (TIE) es un método bien establecido que proporciona imágenes de la distribución de la conductividad dentro de dominios de interés. En los últimos años, nuevas investigaciones han introducido numerosos métodos para la adquisición de bioimpedancia, desde la implementación en FPGAs que hacen uso de altas frecuencias de reloj para la medición precisa de fase y ganancia[1], implementaciones complejas de hardware en demodulación en cuadratura[2], hasta las aproximaciones digitales directas[3], donde se busca reducir los componentes analógicos a través del sobre muestreo de las señales.

Este trabajo propone evaluar y comparar el desempeño de técnicas de demodulación denominadas *Time Stamp*[4], *Digital IQ*[5], *FFT* y el detector de fase y ganancia AD8302, las técnicas serán evaluadas con una modulación en configuración I-V (inyección de corriente, medición de voltaje)

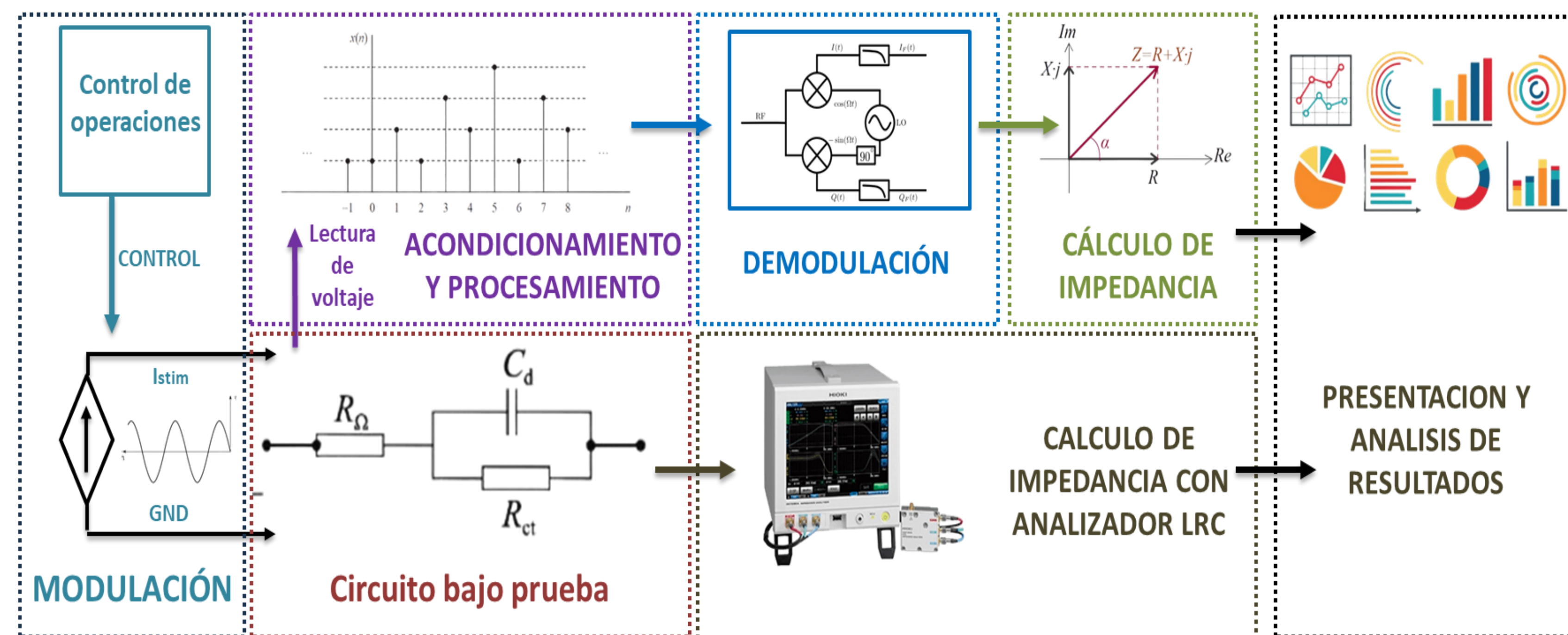
OBJETIVOS

- Implementación y evaluación de esquemas de medición para sistemas de Tomografía por Impedancia Eléctrica (TIE) en aplicaciones biomédicas.
- Investigar, proponer y evaluar métodos no invasivos de medición y cálculo de bioimpedancia como componente esencial en sistemas de instrumentación de tomografía de impedancia eléctrica.
- Medir los componentes real e imaginario de la impedancia en el rango de dispersión beta en circuito cole-cole a partir de los métodos de demodulación propuestos.

HIPÓTESIS

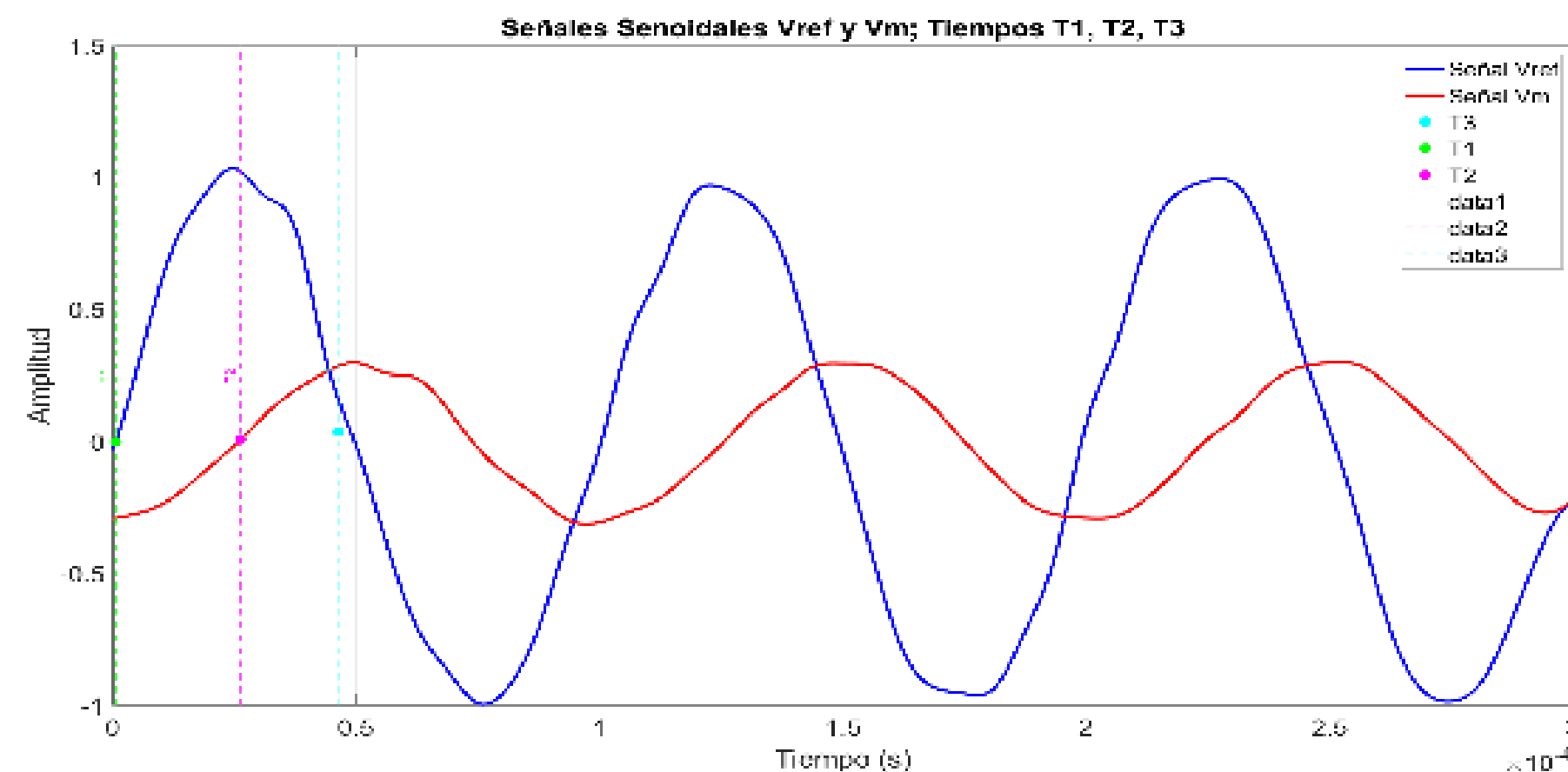
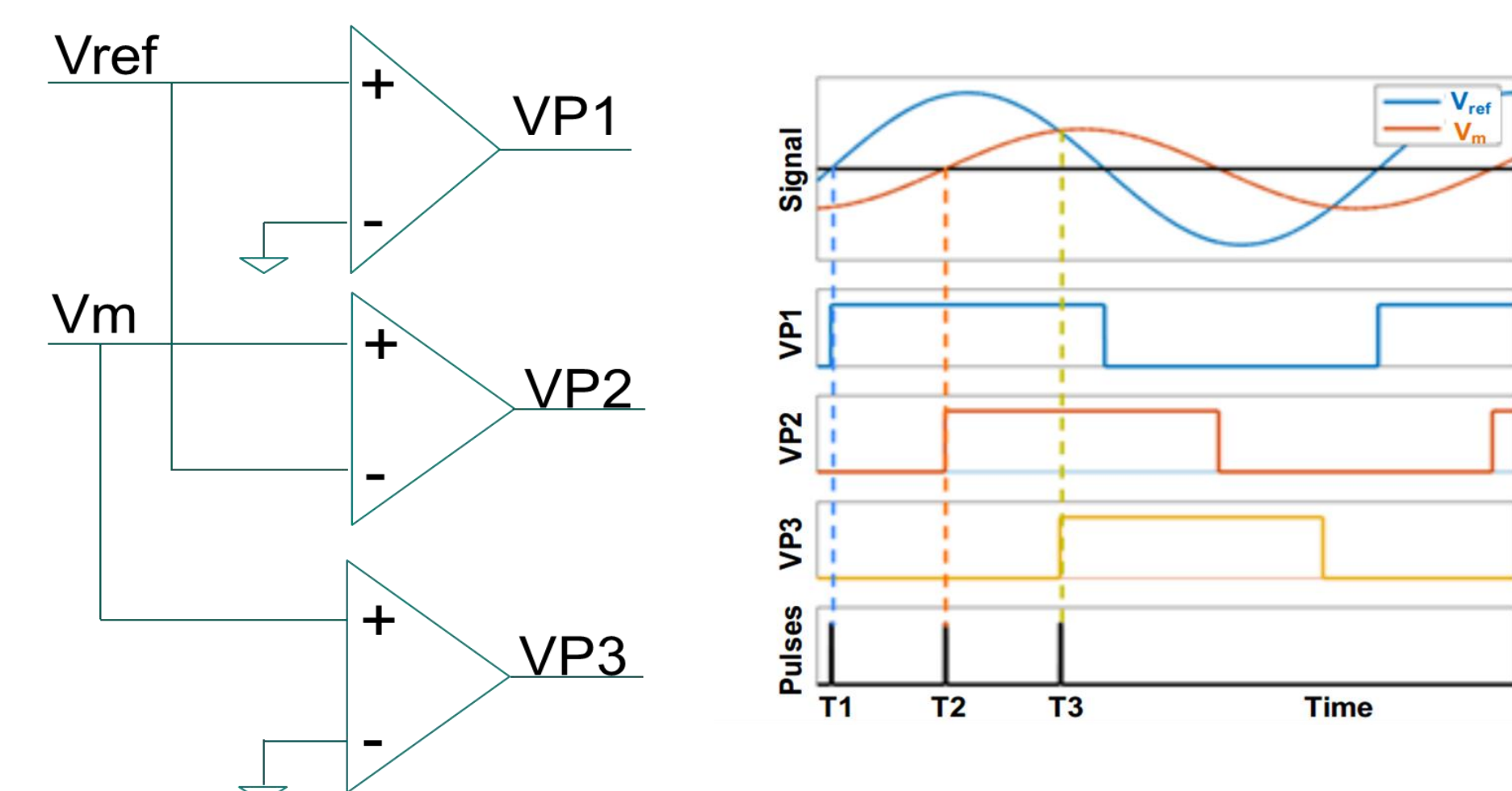
- El uso de algoritmos avanzados de procesamiento digital de señales para la estimación de fase y magnitud mejora la precisión en la reconstrucción de imágenes y el desempeño global de los sistemas de tomografía por impedancia eléctrica.

METODOLOGÍA



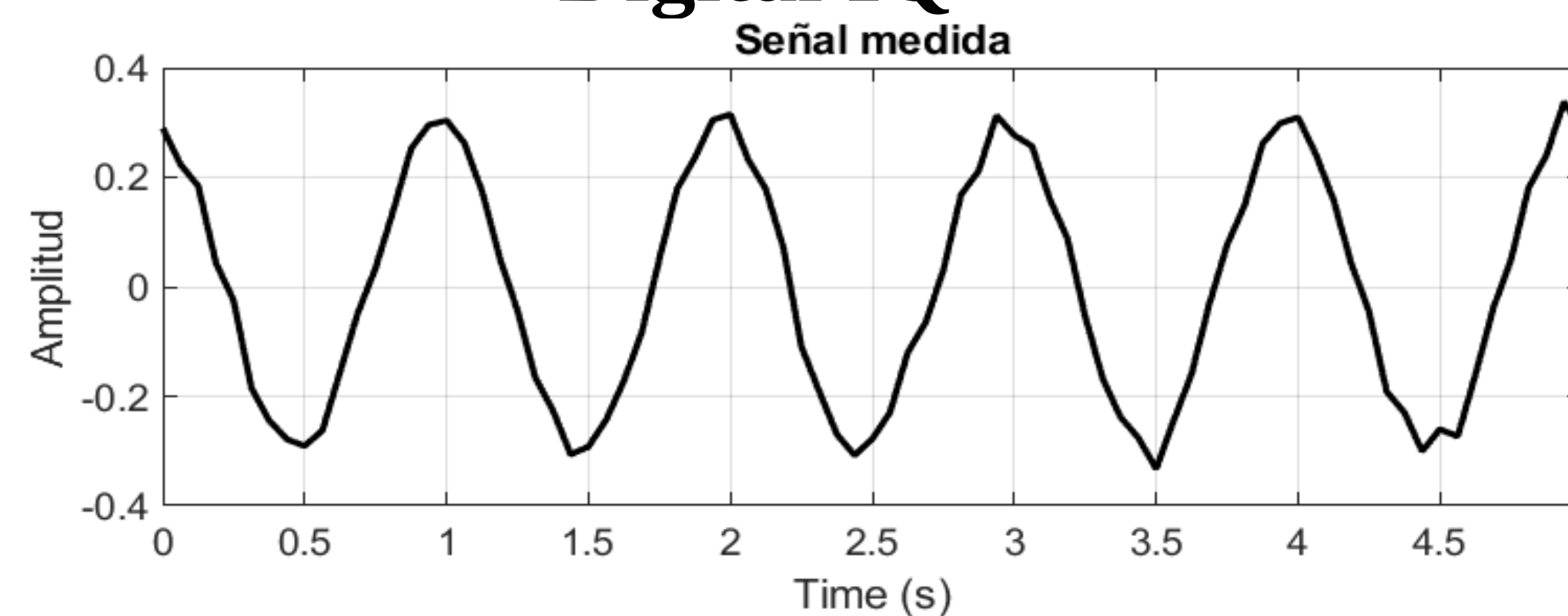
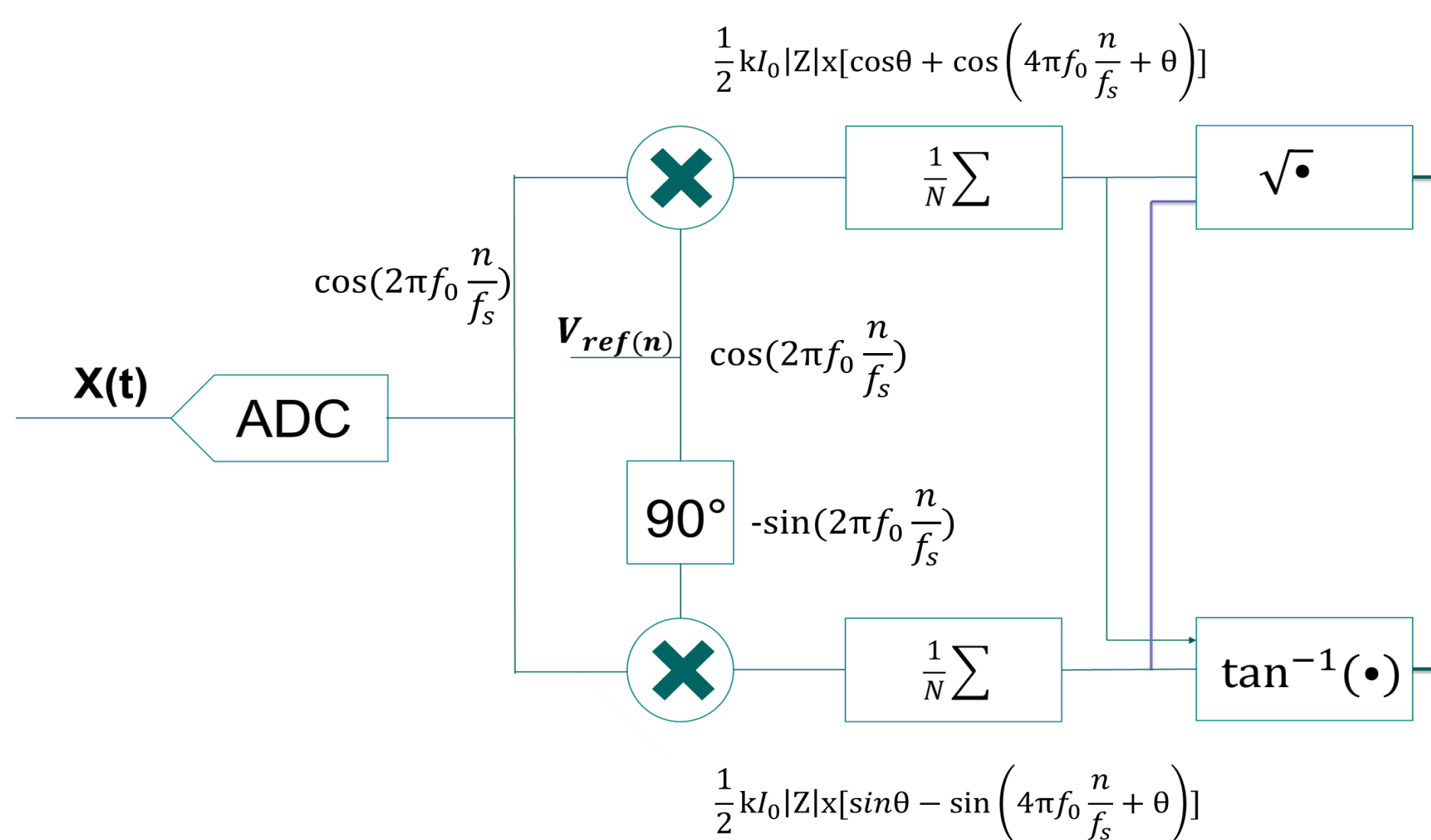
RESULTADOS

Time-Stamp



Fase real °	Fase medida °	Error
-90	-92.25	2.25%
Magnitud real (V)	Magnitud medida (V)	
0.3	0.2526	15.80%

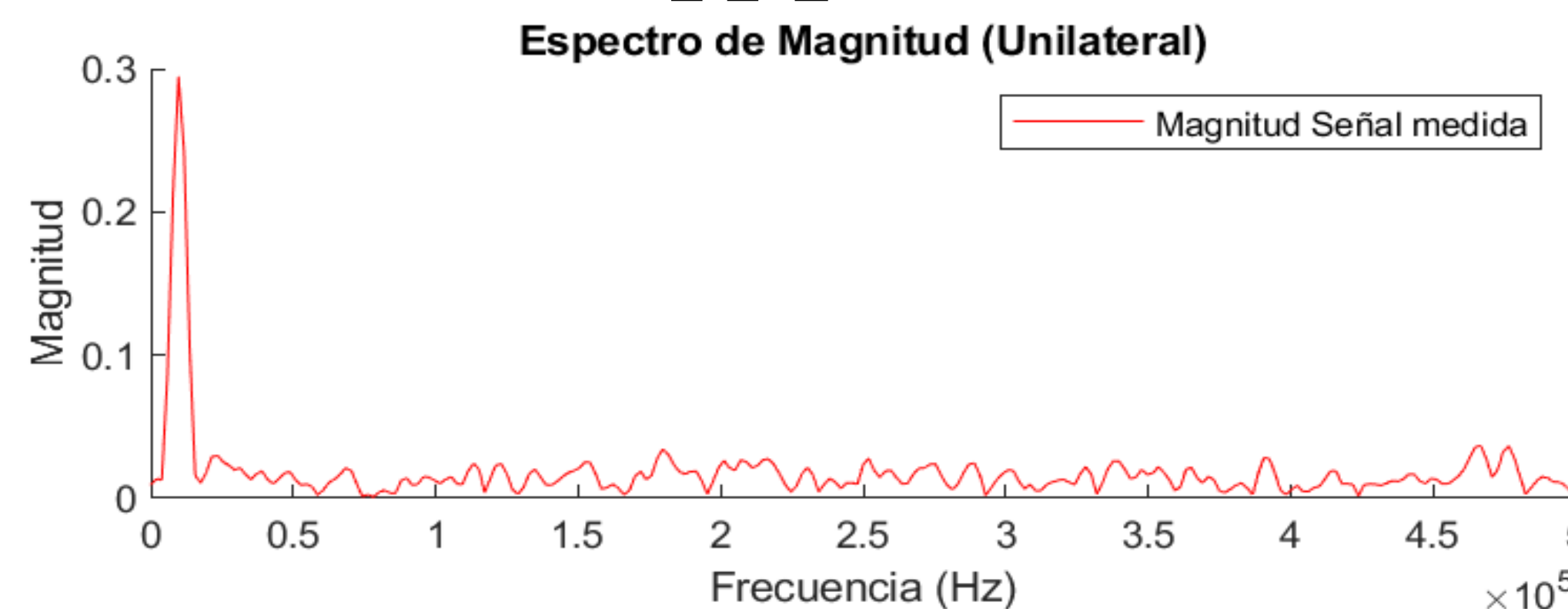
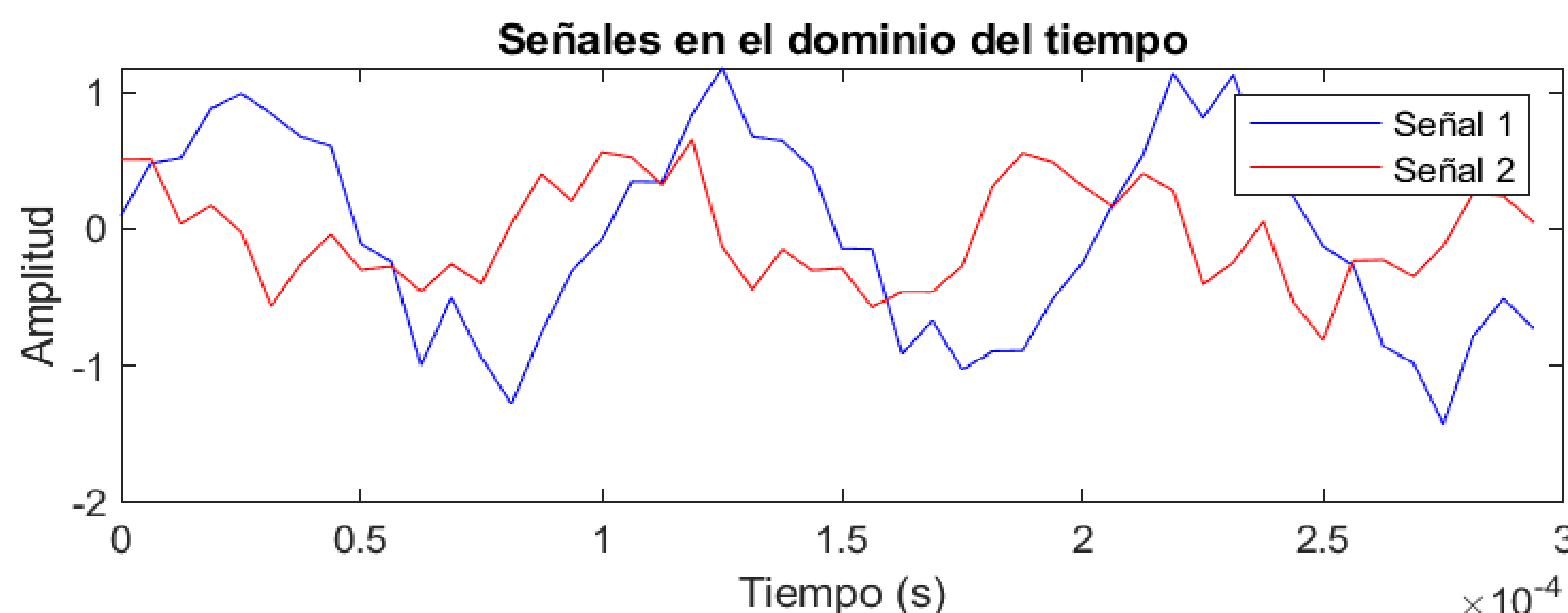
Digital IQ



Impedancia real calculada	Impedancia real simulada	Error
1959.6	1963.9	0.22%
Impedancia imaginaria calculada	Impedancia imaginaria simulada	
400.4i	401.9i	0.37%

FFT

Espectro de Magnitud (Unilateral)



Fase real °	Fase medida °	Error
-90	-103.5	15%
Magnitud real (V)	Magnitud medida (V)	
0.3	0.3875	29.17%

CONCLUSIONES

La modulación/demodulación *Time-Stamp* es altamente afectada por el offset en la señal adquirida. Si se omite la sección de amplificadores comparadores, es necesario un acondicionamiento digital para la eliminación del offset. El cálculo de magnitud ante la presencia de ruido de $\pm\sigma$ presenta un error de hasta el 8%, por lo tanto, es necesario agregar filtros digitales en adición a la etapa de filtrado analógico, en condiciones de bajo ruido, el algoritmo tiene un error menor al 5% en todo el rango de frecuencias de dispersión β .

La demodulación digital IQ presentan errores menores al 3% en condiciones de ruido de $\pm\sigma$, es altamente susceptible a errores de fase en las señales en fase y cuadratura, 1° de error puede ocasionar hasta un 8% de error en la magnitud y fase, adicionalmente, el método es robusto independientemente de la cantidad de muestras en la adquisición de la señal, presentando un resultado similar utilizando 10 muestras o 100.

El algoritmo para la FFT tiene mayor complejidad en software para trabajar en el rango de dispersión β , ya que para utilizar una señal de excitación de 1MHz y esperando 1024 muestras se requeriría 1GSPS en el ADC, por lo tanto, es necesario aplicar técnicas de submuestreo o compensación para lograr buenos resultados utilizando frecuencias de muestreo más bajas.

El trabajo de simulación aún está en proceso de culminación, ya que a través de la literatura se ha encontrado metodologías prometedoras, entre ellas se encuentra el filtro Hilbert y el C.I. ADL5904. Posteriormente es necesario emigrar los códigos a lenguaje C para su posterior implementación.

REFERENCIAS

- [1] V. Kumar Tiwari, M. Meribout, K. Alhammadi, N. Al Sayari, L. Khezzar, and S. Member, "A novel neural network-based data acquisition system targeting high-speed electrical impedance tomography systems," 2023, doi: 10.36227/techrxiv.21946139.v2.
- [2] A. Conselvan De Oliveira *et al.*, "A Comparison between Direct Digital Measurement Technique and Digital Quadrature Demodulation for Complex Bioimpedance Measurement Implementation in FPGA", doi: 10.13140/RG.2.1.3500.5202.
- [3] H. Salarabedi, S. J. Seyyed Mahdavi Chabok, M. Javadian Sarraf, and H. Kobravi, "A novel method for measuring body bioimpedance and its FPGA implementation," *Microprocess Microsyst*, vol. 99, Jun. 2023, doi: 10.1016/j.micpro.2023.104817.
- [4] Y. Wu, D. Jiang, M. Habibollahi, N. Almarri, and A. Demosthenous, "Time Stamp-A Novel Time-to-Digital Demodulation Method for Bioimpedance Implant Applications," *IEEE Trans Biomed Circuits Syst*, vol. 14, no. 5, pp. 997–1007, Oct. 2020, doi: 10.1109/TBCAS.2020.3012057.
- [5] M. Takhti and K. Odame, "Structured Design Methodology to Achieve a High SNR Electrical Impedance